

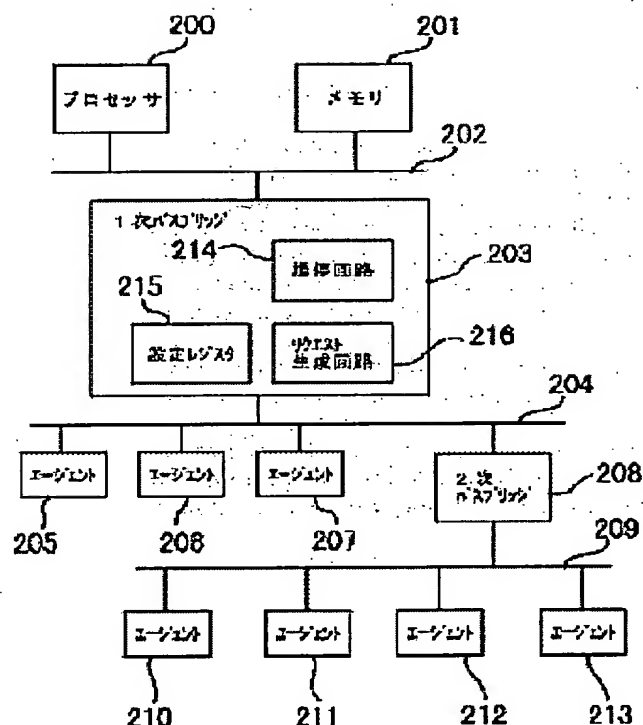
BS BRIDGE ARBITRATION SYSTEM

Patent number: JP2000298644
 Publication date: 2000-10-24
 Inventor: MOCHIZUKI DOUETSU
 Applicant: NEC KOFU LTD
 Classification:
 - international: G06F13/362; G06F13/36
 - european:
 Application number: JP19990107749 19990415
 Priority number(s):

Abstract of JP2000298644

PROBLEM TO BE SOLVED: To provide a means for making primary bus arbitration between an agent on a secondary bus under the bus bridge connected to a primary bus and a primary bus agent directly connected onto the primary bus equal without adding an external circuit nor a signal.

SOLUTION: A host bridge 203 performing arbitration of a primary bus is provided with a means 215 recording the configuration information of a bus bridge 208, a request generation circuit 216 which internally generates a request in accordance with the recorded content and an arbitration circuit 214 which generates an enable signal uniquely from an output of the request generation circuit for an agent of the primary bus. Here, arbitration between the primary bus agent and a secondary bus agent is made equal by such a manner that the weight of the bus bridge being one of the primary agents is set in the host bridge in a primary bus arbitration.



Data supplied from the *esp@cenet* database - Worldwide

(19)日本國特許庁 (JP)

(11) 特許出願公開番号
特開2000-298644
(P2000-298644A)

(51)Int.Cl.	識別記号	P I	予知-1' (参考)
G 0 6 F 13/352	5 1 0	G 0 6 F 13/352	5 1 0 D 5 B 0 6 1
13/36	3 1 0	13/36	3 1 0 E

有 限 公 司

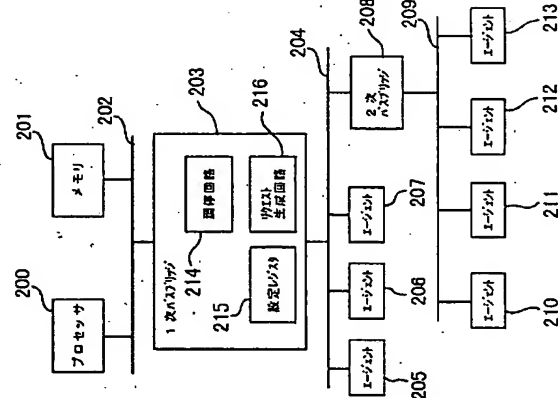
(71)出願人 000168285
甲府日本電気株式会社
山梨県甲府市大津町1088-3
(72)発明者 望月 道悦
山梨県甲府市大津町1088-3 甲府日本電
気株式会社内
(74)代理人 100062476
弁理士 原田 信市
Fターム(参考) 58061 B401 B801 F001 Q302 Q306

54) 【発明の名称】 バスブリッジ調停方式

57)【要約】

【課題】 1 次バスに接続するバスブリッジ配下の 2 次バス上のエージェントと 1 次バス上に直接接続した 1 次バスエージェント間の 1 次バス調停を平等にする為の手段を、外部回路や信号追加をすることなく提供する。

【解決手段】 1 次バスの調停を行うホストブリッジ23にバスブリッジ208の構成情報を記録する手段25と、記録内容に応じてリクエストを内部生成するリクエスト生成回路216と、リクエスト生成回路の出力が許可信号を1次バスのエージェントに一意に生成する許容回路214を設け、1次バス調停において1エージェント回路214を設け、1次バス調停において1エージェントであるバスブリッジの重みをホストブリッジ内、決定すること、1次バスイージェントと2次バスイージェント間の調停を平等にする。



【特許請求の範囲】

【請求項1】 2次バスブリッジを含む複数の1次バスエ
ジェントが接続される1次バスと、2次バスブリッ
ジを介して1次バスの使用権を要求する複数の2次バスエ
ジェントが接続される2次バスを含むコンピュータシ
ステムにおいて、1次バスの調停を行う1次バスブリッ
ジに、2次バスエジェント数に応じたリクエスト設定
が可能とする調停機構を設けたことを特徴とするバスブ
リッジ調停方式。

【請求項2】 調音機構は、1 次バスへのバスブリッジ接続の有無と1 次バス使用態を要求するバスブリッジ配下の22 次バスエージェンツ数を設定するための設定レジスタを含むことを特徴とする、請求項1 に記載のバスブリッジ調音方式。

【請求項3】調停機構は、1本のバス要求信号を、複数のバスのバス要求信号に変換して出力することで要求信号1本の重みを個々に変えるリクエスト生成回路を含むことを特徴とする、請求項1に記載のバスブリッジ回路方式。

【請求項4】リクエスト生成回路が、バスブリッジから送られる請求項3に記載のバス要求番号を、2つのバス要求番号から2次のバスエフェジェント数のバス要求番号に対する許可番号を、許可番号に変換した複数のバス要求番号に対する許可番号を、バスブリッジへの許可番号として出力することを特徴とする請求項3に記載のバス制御方式。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、バスブリッジを介して接続される1次バスと2次バスの調停方式に関し、特に、バス調停における1次バスと2次バス間の優先順位を均等にするることにより2次バスに接続された2次バスエージェントの性能低下の改善に関する。

[0002]

【従来の技術】このような、バスブリッジを用いてバスに接続するシステムにおける調停方式は、一般的に1次のバスと2次のバスとは各々独立した調停回路を用いており、バスブリッジは1次バスに接続された1エージェントと2次バス側でのバス調停に参加する方式がとられていた。この方式では、1次バスに対してバス要求を行う、バスブリッジを含む m 個の1次バスエージェントが接続され、ブリッジ配下の2次バス側に n 個のバス要求を行う n 個の2次バスエージェントが接続された場合でも、バスブリッジは1次バスのエージェントの一つとして1次バス側での調停に参加するためバスブリッジが確実に1回、バスを獲得できる確率は m 回に1回になる。また、バスブリッジ配下の2次バスに接続されたエージェントの一つが2次バスの使用権を確実に獲得できる確率は n 回に1回である。

【0003】従って、従来1次バスと2次バスとをあわ
見たとき、バスブリッジ配下の2次バスエージェント
1つが1次バスの使用権を獲得できるのは、 $(m \times$
 $n)$ 回に1回の確事となってしまっているが、近年IO

性能が向上していく中で、I/O拡張の1有効手段としてブリッジによるI/O拡張を実施した場合の性能低下を強力に抑えることが要求されている。

【0004】この要請に応えるために、例えば、特開平10-177544号公報に開示されているように、複数の1次バスエージェンツ及び2次バスエージェンツに、1次バスエージェンツを平等にするために、1次バスエージェンツに接続された複数の1次バスの許可を調停する1次バスブリッジと、2次バスに接続された複数の2次装置の間で1次バスの許可を調停する2次バスブリッジを含む装置において、1次装置及び2次装置に対する1次バスの使用許可を平等にする論理装置を提供することが提案されている。

【0005】この先行技術文獻に開示された手法は、図1に示すように、1バス104を調停する1バスブリッジ103と、1バスブリッジ103と複数の2バスバスエジェント112、113、114、115の間で1バス104の許可を調停する2バスブリッジ109を含む装置において、1バスエジェント105、106、107、108と2バスエジェント112、113、114、115に対する1バス104の許可を平等にするための論理装置110を、1バスブリッジ103のもつ1バス調停回路と2バスブリッジ109のもつ2バス調停回路の他に備わる事に よって、1バス104に接続された複数の1バスエジェント間の調停を平等にしようとするものである。

{000}

【発明が解決しようとする課題】ところで、この従来技術では、1次バス104の電源回路をもつ1次バスブリッジ103と2次バス111の電源回路をもつ2次バスブリッジ109とを有するシステムに対して、1次バスブリッジ103と2次バスブリッジ109、さらには2次バス111に接続される複数のエージェント112、113、114、115に各々接続される論理装置110を適用する必要があるため、例えばPCIシステムへの適用を考えると、2次バスブリッジとしてのPCI-PC Iブリッジをシステムのオンボード上で実現することは可能であるが、PCI-PC Iブリッジはアドオンボード上で実現しようとする場合には、上記接続を実現するための制御信号の増加により、PCISペックであるといわれているピンアウトの制約を守ることが不可能である。

【0007】さらには、近年コンピュータ装置の小型化のなかで部品点数は削減の傾向にあるが、この従来技術では、1次バスブリッジ103と2次バスブリッジ109の他に、2次バスへの後続エージェント112、113、114、115に接続された論理装置110を用意すること、さらには接続されたため、それに伴う論理部品点数の増加が発生してしまうという問題もある。

【0008】本発明の主な目的は、1次バスと1次バス

に接続された2次バスブリッジの配下に接続された2次バスを制御レベルにおいて同等に扱う方法を最小のハードウェア構成で実現可能とすると同時に、業界標準のバスベクトルを変更することなく提供することにある。

【課題を解決するための手段】本発明によるバスブリッジ制御方式は、2次バスブリッジを含む複数の1次バスエーゼントが接続される1次バスと、2次バスブリッジを介して1次バスに接続される複数の2次バスエーゼントが接続される2次バスを含むコンピュータシステムにおいて、1次バスの制御を行う1次バスブリッジに、2次バスエーゼント数に応じたリクエスト設定を可能とする制御機構を設けたことを特徴としている。

【0009】この1次バスブリッジ内の制御機構は、システムの構成情報を構築する際に、認識されたバスブリッジ配下の2次バスエーゼント数を記録する手段と、認識された2次バスエーゼント数に応じて1次バスの制御時間における1次バスの1エーゼントである2次バスブリッジの重みを要する手段を備えることにより、システム構成に依存した1次バスの制御動作を可能とする。

【0010】従って、従来技術にあるような1次バス制御回路と2次バス制御回路と2次バスエーゼントに接続された外部制御回路を付加することなく、1次バスエーゼントと2次バスエーゼントの1次バス使用権における不平等をなくし、2次バスエーゼントにおける性能を向上させ均等のとれたシステム構築が可能になる。

【0011】【発明の実施の形態】以下、添付した図面を参照して本発明の実施の形態につき詳細に説明する。

【0012】図2を参照すると、本発明の一実施の形態としてのコンピュータシステムのブロック図が示されている。本コンピュータシステムは、システムバス202に接続されるプロセッサ200及びメモリ201、システムバス202と1次バス204に接続され、1次バス204の複数のエーゼント205、206、207とプロセッサ200及びメモリ201の間の制御を行う1次バスブリッジ203、1次バス204と2次バス209に接続され、2次バスの複数のエーゼント210、211、212、213と1次バス204の間の制御を行う2次バスブリッジ208を有する。

【0013】この2次バス209に接続された2次バスエーゼント210、211、212、213からのメモリ要求信号は2次バスブリッジ208に入力され、2次バスブリッジ208によって1次バスへのメモリ要求信号が生成される。その出力は、1次バスへのメモリ要求信号によって他の1次バスエーゼント205、206、207からのメモリ要求信号と併せて処理され、1次バスの所有権が決定される。

【0014】1次バスブリッジ203には、その内部の制御回路214の他に構成設定レジスタ215とリクエスト生成回路216が付加されている。この構成設定レジスタ215は、システムの初期設定時等に1次バス204に2次バスブリッジ208が接続されているという情報と、2次バスエーゼント数 n を設定することができ、またリクエスト生成回路216は、構成設定レジスタ215の設定内容に従い、本来1本の信号線として入力される2次バスブリッジ208からの要求信号を1次バスブリッジ203の内部制御回路214に n エーゼントとして伝える手段を有する。

【0015】かくして、1次バスブリッジ203の制御回路214は、1次バスに接続された $m=4$ 個の1stバスエーゼントのうち、2次バスブリッジ208を2次バスエーゼント数である $n=4$ エーゼントとして制御を行う。これにより、エーゼント数 m の1次バスの制御とエーゼント数 n の2次バスの制御を個別にラウンドロビン方式で行う場合、1次バスエーゼントが m 回に1回は1次バス所有権を獲得できるのに対し、2次バスエーゼントは $m \times n = 4 \times 4$ 回に1回しか1次バス所有権を得られなかったのが、信号線や外部回路を追加することなく1次バスエーゼント、2次バスエーゼントに均等に、 $(m+n-1)$ 回に1回の割合で1次バス所有権獲得を保障することが可能となる。

【0016】図3を参照すると、図2の1次バスブリッジ203の制御回路214、設定レジスタ215、リクエスト生成回路216は以下のように構成されている。すなわち、システム初期設定時にエーゼントD208がブリッジ機能をもち配下にエーゼントE210、エーゼントF211、エーゼントG212、エーゼントH213の4エーゼントが接続されているという構成情報を構成設定レジスタ215に設定すると、リクエスト生成回路は、エーゼントD208からのバス要求信号REQDに4エーゼント分の重みがあると判別し、制御回路214に対して、バス要求信号REQD1、REQD2、REQD3、REQD4の4信号に変換して伝える。これに対して、ブリッジバスとして機能を持たないエーゼントA205、エーゼントB206、エーゼントC207のバス要求信号REQA、REQB、REQCは各々1エーゼント分として制御回路214に入力する。

【0017】かくして、制御回路214は、1stバスの接続エーゼント数4に対して7エーゼントからのバス要求を処理することになる。すなわち、制御回路214は、バス要求信号REQA1に対する許可信号としてGNTAを、バス要求信号REQB1に対する許可信号としてGNTBを、バス要求信号REQC1に対する許可信号としてGNTCを、バス要求信号REQD1、REQD2、REQD3、REQD4に対する許可信号としてGNTDを制御結果として出力する。これにより、

1次バス使用権は7回のバス制御サイクルのうち4回はエーゼントDに与えられることになる。

【0018】図の設定レジスタの構成並びにリクエスト生成回路は、当業者にとって幾つもの作り方が考えられ、また本発明とは直接関係しないので、その詳細な構成は省略する。

【0019】以下、本実施の形態の動作につき説明する。1次バスブリッジの制御動作について図4を用いて説明する。ここでは、時計回りに優先順位が遷移していくラウンドロビン方式の制御動作を一例として説明する。

【0020】ここで、1次バス制御の初期状態においてバス使用優先権はエーゼントA205に与えられている。従って、エーゼントA205からのバス要求に対して制御回路214は優先的にバスの使用を許可する。エーゼントA205がバスの使用を完了すると次にバス使用優先権はエーゼントB206に移行する。バスの使用優先権はエーゼント間を順次移行していくが、本発明によりブリッジ機能をもつエーゼントDは、エーゼントD配下の2ndバスエーゼント数である4エーゼント分として構成レジスタに設定されているため、制御回路214はバス使用優先権をエーゼントDで4回分足しめず、このことは言い換えれば、2次バスエーゼントであるエーゼントE210、エーゼントF211、エーゼントG212、エーゼントH213が1次バスに直接接続された1次バスエーゼントと同じレベルで1次バスの制御を受けていることになる。

【0021】ところで、このバス優先権遷移は、あくまで1次バスと2次バスの全エーゼントがバス使用権を獲得するための要求を行った場合に、制御回路214がバス使用許可を出す順番であって、例えばエーゼントA205がバスを獲得しラウンドロビン実行中に、エーゼントC207がバス要求を出しているエーゼントB206からのバス要求が無い場合には、エーゼントB206へのバス使用許可はスキップされ、エーゼントC207にバス使用権が与えられることになる。このことは、ブリッジ配下の4エーゼントのうち1エーゼントがバス要求動作を一切行わない場合に、制御回路214がバス要求を出し付けがこととなってしまいう可能性を示している。

【0022】すなわち、図3においてエーゼントE210がバス要求として機能しない場合を例にとると、2ndバス上でバス要求を発行するエーゼントはエーゼントF211、エーゼントG212、エーゼントH213の3エーゼントとなるが、エーゼントD208配下のエーゼント数である4だけをみて設定レジスタ215を設定すると、エーゼントA205、エーゼントB206、エーゼントC207がそれぞれ1エーゼントに対し1要求ラインの重みであるのに対して

し、エーゼントF211、エーゼントG212、エーゼントH213は3エーゼントに対して4つの要求ラインを割り当てられる可能性がある。

【0023】しかしながら、これは各エーゼントがバス要求として機能するか、しないかを情報としてもつことにより設定レジスタで制御可能である。これは、広く普及しているPCIバスシステムを例にあげても、コンピュータの起動時にバス要求を行うことが可能であるように、決定的な動作の発生ではなく、本ケースにおけるバス制御における不均衡を回避することが容易であることは自明である。

【0024】このように、本発明では、バスブリッジを含むコンピュータシステムにおいて、2次バスブリッジ配下の2次バスエーゼントがバスブリッジを介して1次バスを使用する場合の1次バスエーゼント、2次バスエーゼント間の1次バス制御の不平等を抑える効果に加えて、1次バスの制御機構の中でこれを実現しようとしているので、外部回路や信号線を追加することなくバス間の不平等抑止を得ることが出来るという効果がある。また、バスへの要求信号の重み付けをレジスタ設定によって制御するためシステム構成に応じた制御方式をとることが可能である。

【0025】なお、上記形態では、1次バスと2次バスは必ずしも同一バスベクトルのバスである必要はない。またシステム形態は上記形態にとどまるものではなく1次バスには複数のバスブリッジを接続してもよいし、更に階層的にバスブリッジを使用してもよい。更に、バスエーゼント数に制限されるものでもない。

【0026】なお、本発明が上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は適宜変更され得ることは明らかである。

【0027】

【発明の効果】以上説明したように、本発明によれば、バスブリッジを介して接続される1次バスと2次バスの制御方式に関して、1次バス側の制御回路におけるバスブリッジの重みを設定可能とする手段を設けるといって本構成に基づき、バスブリッジを介して階層的に接続される複数のバス構成をとるコンピュータシステムにおいて、どの階層のバスに接続されるかに依存していた制御の不均衡を回避する方法を、既存の標準バスベクトルのピンアウト変更や外部回路を用意することなく、実現可能とする制御方式が提供される。

（図面の簡単な説明）

【図1】従来技術のブロック図である。

【図2】本発明を適用したコンピュータシステムのブロック図である。

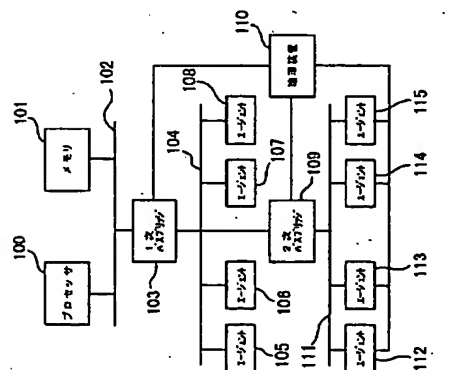
【図3】本発明の更に詳細なブロック図である。

【図4】本発明におけるバス優先権の遷移図である。

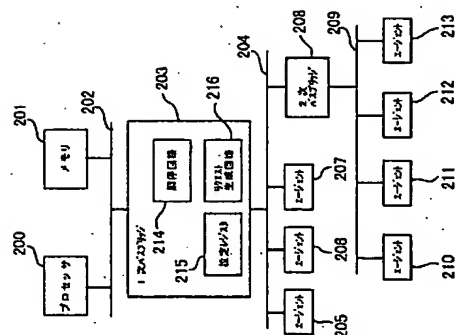
【符号の説明】

- 203 1次バスブリッジ
- 204 1次バス
- 205、206、207 1次バスエージェン
- 208 2次バスブリッジ
- 209 2次バス
- 210、211、212、213 2次バスエージェ
- 214 設定レジスタ
- 215 リクエスト生成回路
- 216 制御回路

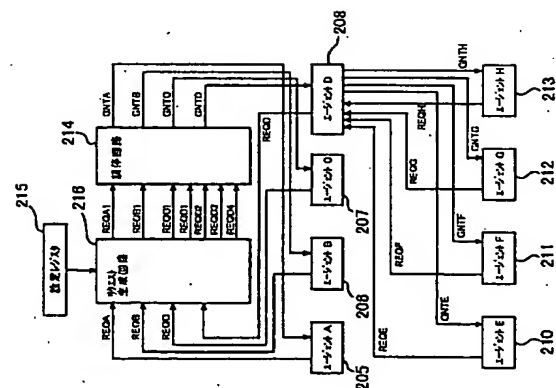
【図1】



【図2】



【図3】



【図4】

